

Si3406x 产品系列数据表

符合 IEEE 802.3 要求的全集成式 PoE+ PD 接口和带晶体管旁路以及睡眠、唤醒和 LED 驱动器的高效开关稳压器

Si3406x 产品系列集成了以太网供电+ (Power-over-Ethernet Plus, PoE+) 型供电设备 (PD) 应用中所需的所有电源管理和控制功能。设备将通过 10/100/1000BASE-T 以太网连接供应的输入高电压转换成稳定低压输出电源。该设备产品系列的优化体系结构能够最大程度地减小解决方案的体积和外部物料清单 (BOM) 成本, 同时支持使用低成本外部元件并保持高性能。Si3406x 产品系列集成了所需的二极管电桥和瞬态浪涌抑制器, 支持将集成电路 (IC) 直接连接到以太网 RJ-45 连接器。此外, 还集成了开关电源 FET 和所有相关功能。这个集成的、由电流模式控制的开关稳压器支持隔离或非隔离回扫和降压转换器拓扑。可以通过简单的外部电阻值调谐稳压器的切换频率, 避免不必要的谐波, 以实现更好的辐射控制。同步驱动器用于对次级侧 FET 进行选择驱动, 以提高电源转换的效率。通过可选自动维持功率特征 (MPS) 信号, 可以在睡眠期间保持与 PSE 开关的连接。

此类设备完全支持 IEEE 802.3at 规范, 能够进行单个或两个事件分类。标准外部电阻为探测功能和分类模式的编程提供了合适的 IEEE 802.3 签名, 内部启动电路确保热插拔开关和稳压器都具有控制良好的软启动初始操作。

Si34061 和 Si34062 添加了主变压器偏压线圈支持, 可确保超高效操作。

Si34061 支持外部扩充或内部热插拔和/或切换 FET 的完全旁路, 有助于最大程度地改善在 Class 4 高端应用中的功率容量和散热管理, 还可在有需要时进一步提高电源转换效率。

Si34062 支持睡眠模式、唤醒功能以及 LED 驱动能力。这些功能可用于最大程度地减少待机电流、控制睡眠和唤醒状态, 还可以利用固态或闪烁 LED 提供应用状态信息。

Si3406 采用薄型、20 引脚、5 x 5 mm QFN 封装, Si34061 和 Si34062 采用薄型、24 引脚、5 x 5 mm QFN 封装。

主要特点

- 1 类 (PoE) 或 2 类 (PoE+) 电源
- 完全符合 IEEE 802.3at 要求
- 同步辅助 FET 驱动器
- 电流模式直流-直流转换器
- 可调谐切换频率
- 辅助变压器线圈支持
- 辅助适配器支持
- 内部热插拔和切换 FET 旁路支持
- 自动维持功率特征 (MPS) 支持
- 支持睡眠模式, 还扩展了唤醒引脚、模式控制和 LED 驱动器支持
- 120 V 绝对最大电压性能
- 扩展的温度范围 (-40° C 至 +85° C)
- 紧凑型、符合 ROHS 要求的 5 mm x 5 mm QFN 封装

应用

- IP 语音电话
- 无线接入点
- 安保和监控 IP 摄像机
- 照明设备
- 销售点终端机
- 以太网设备
- 网络设备

1. 订购指南

Table 1.1. Si3406x 订购指南

订购零件号	封装	温度范围（环境）	应用
Si3406-A-GM	5 x 5 毫米 20-QFN 无铅，符合 RoHS 要求	- 40 至 85° C 扩展	通用
Si34061-A-GM	5 x 5 毫米 24-QFN 无铅，符合 RoHS 要求	- 40 至 85° C 扩展	无线接入点和 IP 摄像机等任何 高功率高效率用途
Si34062-A-GM	5 x 5 毫米 24-QFN 无铅，符合 RoHS 要求	- 40 至 85° C 扩展	IP 电话或其他具有睡眠/绿色模 式的用途

目录

1. 订购指南	2
2. 系统概述	4
2.1 方框图	4
2.2 以太网供电 (PoE) 线路侧接口	5
2.2.1 浪涌保护	5
2.2.2 电话通讯系统保护	5
2.2.3 检测和分类	6
2.3 热插拔开关	6
2.4 HSSW 状态机	7
2.4.1 外部 HSSW FET 驱动器	7
2.5 直流对直流转换器	8
2.5.1 平均电流感应、过流和低电流检测	9
2.5.2 同步 FET 驱动器	9
2.6 外部 HSSW FET 驱动器	9
2.7 可调谐振振荡器	9
2.8 调节器	9
2.9 睡眠模式	10
2.10 扩展睡眠模式	10
2.11 外部壁挂式支持	11
3. 应用示例	12
4. 电气规格	14
5. 引脚描述	18
5.1 详细引脚描述	20
6. 封装	25
6.1 封装外形: Si3406	25
6.2 焊盘图案: Si3406	27
6.3 封装外形: Si34061/62	28
6.4 焊盘图案: Si34061/62	30
7. 顶部标记	31
7.1 Si3406 顶部标记	31
7.2 Si34061 顶部标记	32
7.3 Si34062 顶部标记	33
8. 版本历史	34

2. 系统概述

以下方框图可帮助设计人员了解功能块的内部排列及其与外部引脚的关系。方框图后面提供了有关这些集成电路的功能描述。

2.1 方框图

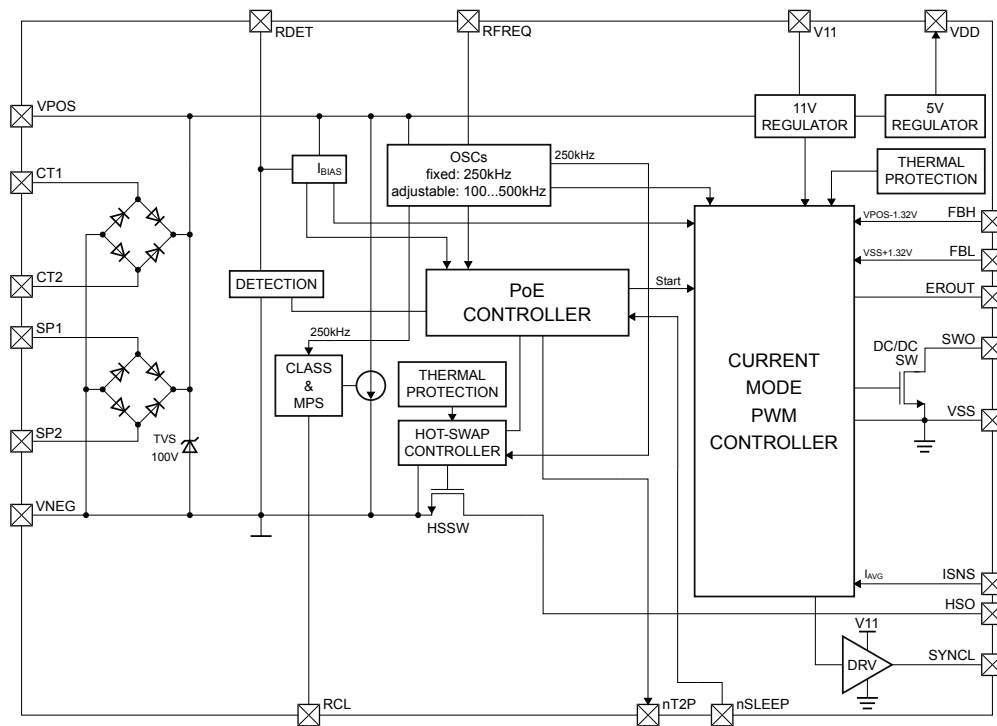


Figure 2.1. Si3406 方框图

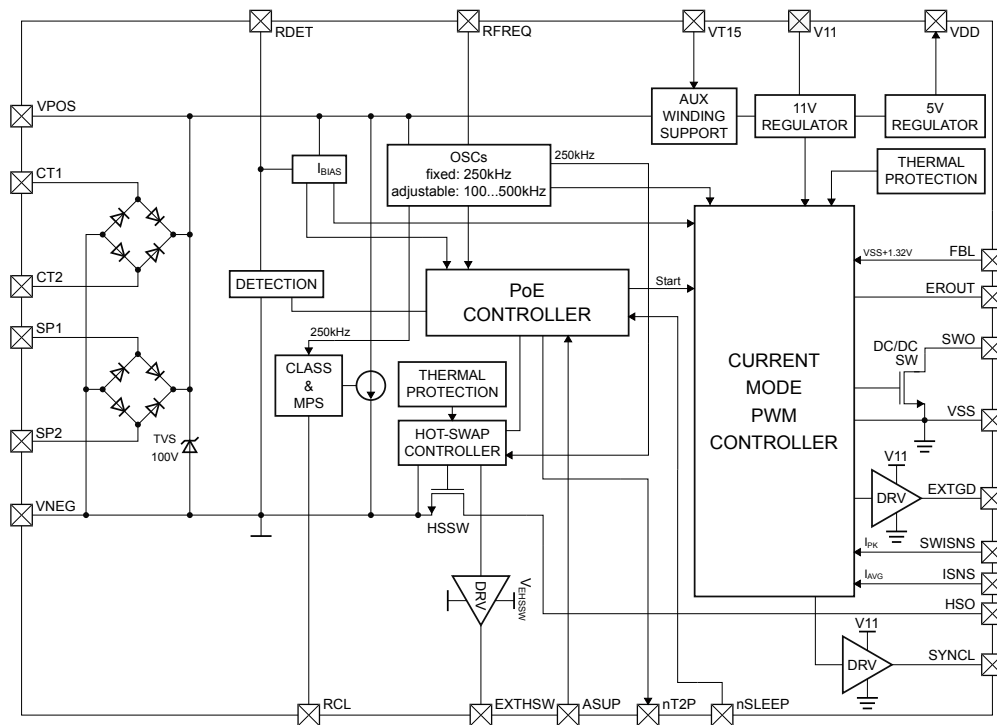


Figure 2.2. Si34061 方框图

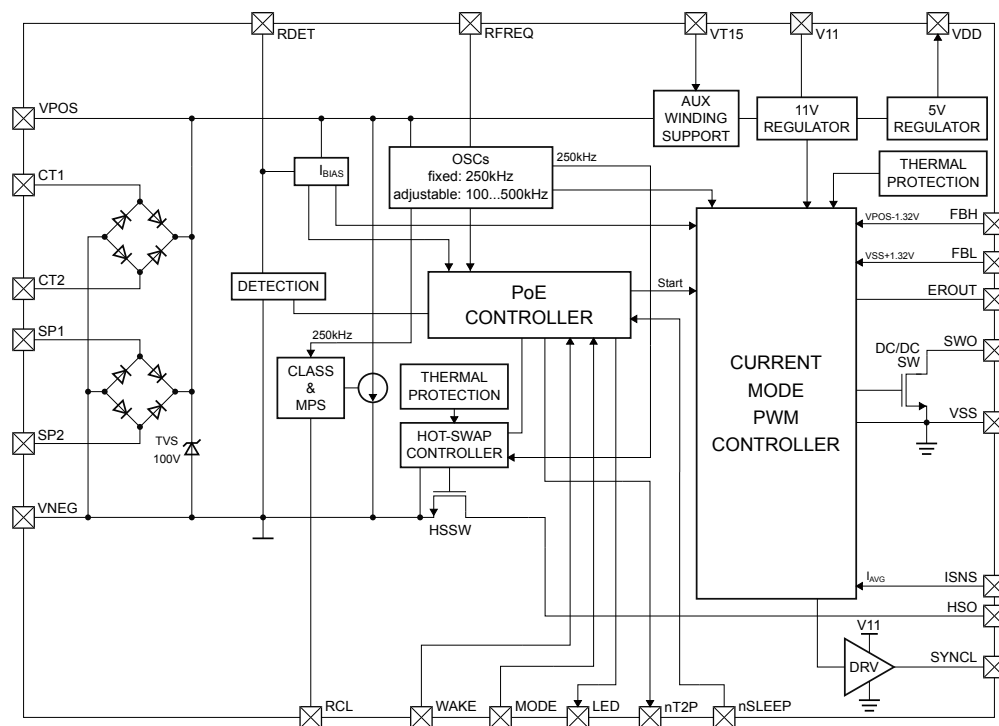


Figure 2.3. Si34062 方框图

2.2 以太网供电 (PoE) 线路侧接口

PoE 线路接口由二极管电桥、内部浪涌保护和协议接口支持组成，可进行检测和分类。

内部二极管电桥最大电流由 I_{RECT} 规范给定。如果应用需要消耗来自电源接口的更大电流，则必须使用一个外部二极管电桥。该外部电桥应与内部电桥并联，且设计人员必须确保使用低电压降外部二极管不会导致内部电桥传导过大电流。

该芯片具有针对瞬时浪涌和突然施加的电话通讯系统电压的主动保护。

2.2.1 浪涌保护

如果 $V_{POS}-V_{NEG}$ 电压超过 T_{PROT} 且热插拔开关处于关闭状态（直流到直流未通电），则浪涌保护电路激活。如果热插拔开关处于开启状态，则浪涌功率沉降到直流到直流电容。

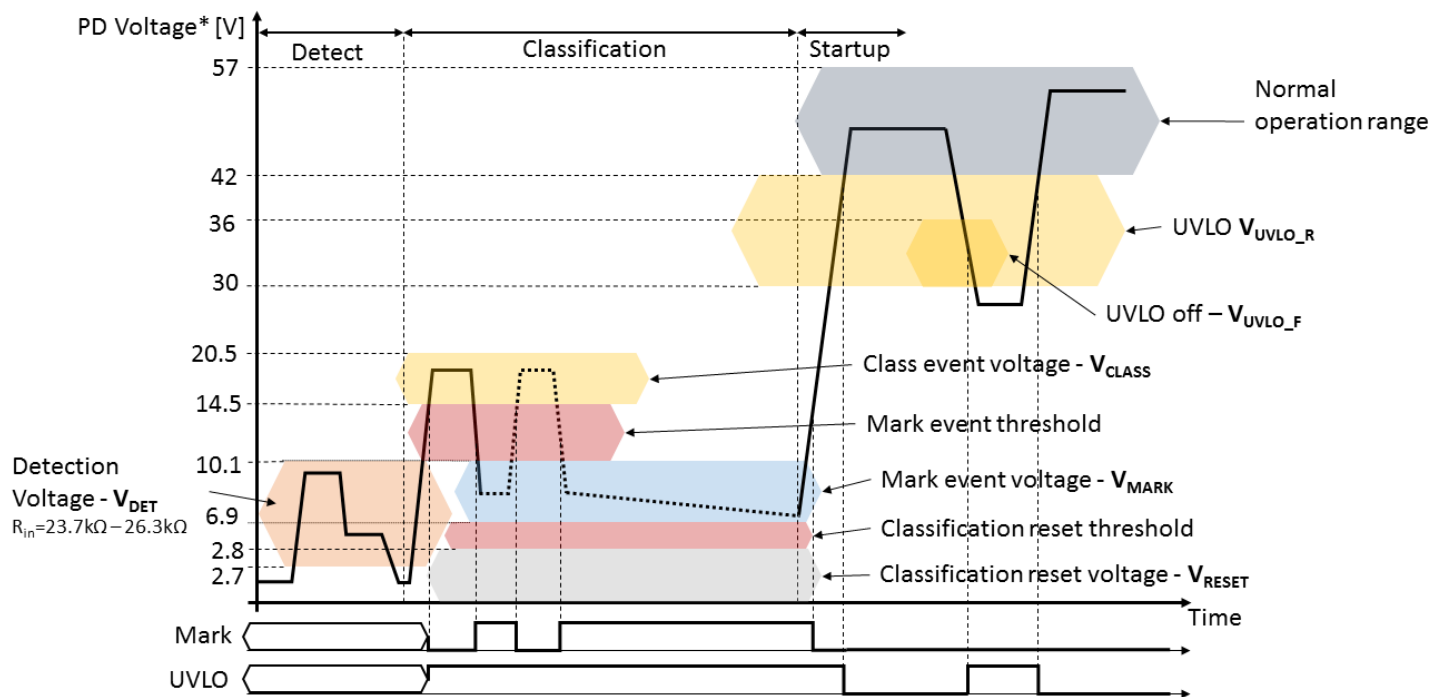
如果需要容许高于规定水平的浪涌条件，则可使用外部 TVS 超驰内部浪涌保护。外部浪涌器件必须与内部浪涌器件并联；因此，设计人员必须确保外部浪涌保护先于内部浪涌保护而激活。

2.2.2 电话通讯系统保护

Si3406x 提供针对电话通讯系统振铃电压的保护。电话通讯系统振铃时间远远长于浪涌脉冲，但能量更低，因此，Si3406x 具有一个与电源 (V_{POS} 和 V_{NEG}) 并联的开关。当保护电路激活时，它使电话通讯系统的开关打开；随后，振铃能量消耗在该开关和振铃发生器电阻 ($> 400 \Omega$) 上。

2.2.3 检测和分类

当 si3406x 连接到以太网电缆时，它需要为 PSE 提供给定电压范围 (2.7 - 10.1 V) 内的特征电阻 (约 25 kΩ)。这称为检测。PSE 检测到 PD 后，PSE 使电压升高到分类阈值 14.5 V 以上。随后，PD 提供分类电流，向 PSE 告知其要求的功率等级 (1 类、2 类、3 类或 4 类)。1 类 PSE 不能为 4 类 PD 提供足够功率。2 类 PSE 在打开 PD 之前需要经过更多电压阶跃。在初始分类电压脉冲之后，2 类 PSE 使电压降低到标记阈值水平 (10 V) 以下，然后再使其重新升高到类别事件范围。最后，在打开直流到直流之前，它使电压再次下降。si3406x 能识别这一序列，并下拉其 nT2P 引脚，向应用告知该更高可用功率；否则，如果 PSE 不能提供 4 类电源，应用将需要在更低功耗状态下工作 (1 类)。



*Voltages shown are representative. Refer to Electrical Characteristics table.

Figure 2.4. 受电设备电压

2.3 热插拔开关

当 PoE 接口电压高于 V_{UVLO_R} 时，内部热插拔开关 (HSSW) 打开 (导电)。它提供有限涌入电流，直到直流到直流侧电容器充电为止。如果 HSSW 开关 (HS0-VNEG) 上的电压高于 V_{HSSW_OFF} ，则热插拔开关关闭 (开路)。

在过载状态下，热插拔开关进入电流限制模式，电流限制为 I_{OVL} 。经过 $T_{WAITHSSW}$ 时间且直流到直流输入电容器重新充电后，它将再次打开，这表示 HS0-VNEG 电压低于 V_{HSSW_ON} 。

热插拔开关 (处于开启状态且导电时) 能够检测电流是否低于 I_{MPSth} 。在这种情况下，芯片开启 MPS 脉冲发生，从而确保 PSE 不会断开。

对于 Si34061，在高电流应用下，可以使用外部热插拔开关来提高效率和减小热应力。对于 3 类应用，建议使用外部热插拔开关；对于 4 类应用，则必须使用，否则内部热插拔开关会产生大量热量。在使用外部热插拔开关的情况下，智能开关控制可确保内部开关的涌入电流限制和自动 MPS 请求仍受到支持。

2.4 HSSW 状态机

HSSW 作为简单的 4 状态状态机进行工作：

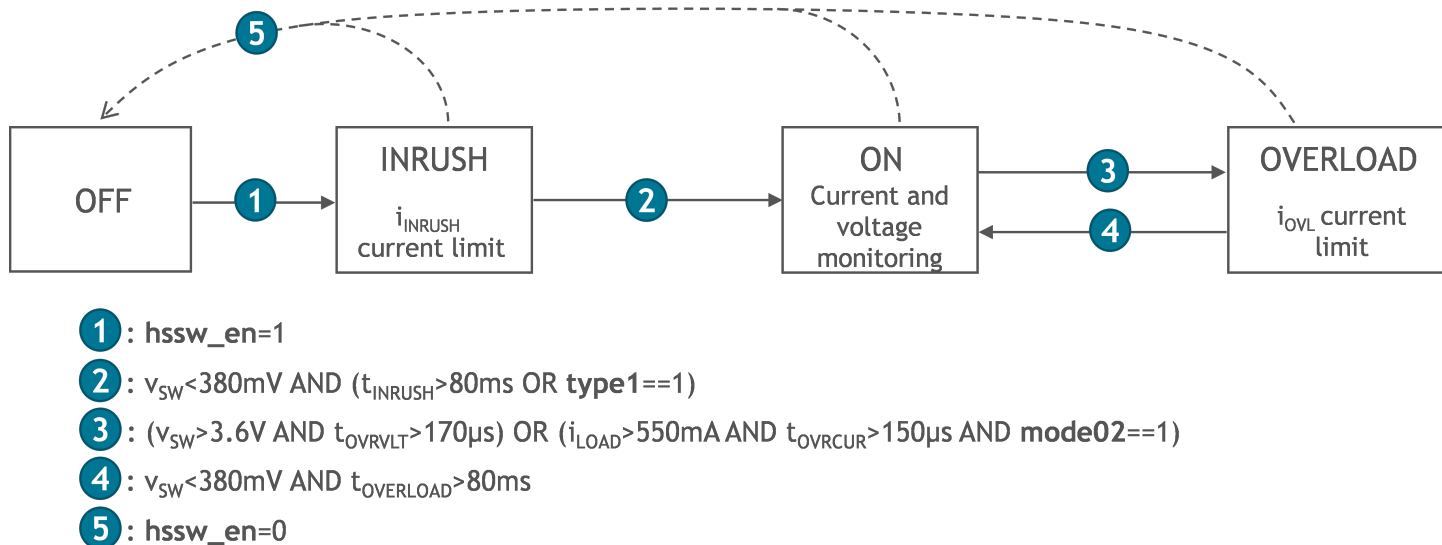


Figure 2.5. 热插拔开关 4 状态机器

Note: 本图显示了内部信号名称，不得与外部引脚名称混淆。对于以下讨论， I_{LOAD} 是开关电流， V_{HSSW} 是开关电压降。换言之， $V_{HSSW} = HSO - VNEG$ 。上图中所有电压、电流和时间限制均为典型值。

关闭状态

HSSW 的开启由欠压锁定功能 UVLO 控制。当 UVLO 接合时，HSSW 处于关闭状态。在这种状态下，HSSW 处于空闲模式，VNEG 和 HSO 引脚均断开。在正常工作条件下，在 HSSW 开启之前先执行完全的检测/分类程序，对这一序列的控制是在芯片的状态机逻辑中实现的。

涌入状态

控制器启用 HSSW 后，模块开始在涌入状态下工作。在这种状态下，开关本身并未直接打开，而是在闭环电流限制模式下工作，以避免在直流对直流转换器初级旁路电容器充电期间产生高电流峰值。

如果 V_{HSSW} 电压下降到 380 mV 以下（即旁路电容器充电程度达到 99%），则 HSSW 要么按照 1 类分类立即变为开启状态，要么按照 2 类分类变为开启状态（条件是，HSSW 已经处于涌入状态至少 80 ms）。

开启状态

在开启状态下，HSSW 开关直接打开。HSSW 电路将持续监测 V_{HSSW} 。如果 V_{HSSW} 电压升高到 3.6 V 以上至少持续 140 μs ，则 HSSW 将变为过载状态。

过载状态

在过载状态下，HSSW 在闭环低电流限制模式下工作。如果 V_{HSSW} 电压再次下降到 360 mV 以下且 HSSW 已经处于过载状态至少 80 ms，HSSW 将变回到开启状态。

2.4.1 外部 HSSW FET 驱动器

可以使用外部 HSSW FET 来改善 Si34061 在非常高的电源负载水平（4 类顶端）下的热运行能力。

对于 Si34061，芯片在启动时会自动检测 EXTHSW 引脚是连接到 VNEG 还是 FET 栅极。如果不使用外部热插拔 FET 驱动器，则 EXTHSW 引脚必须连接到 VNEG。

有关使用外部 HSSW FET 的更多信息，请参阅“AN1130：在隔离和非隔离设计中使用 Si3406/Si34061/Si34062 PoE+ 和 Si3404 PoE PD 控制器”。

2.5 直流对直流转换器

直流对直流转换器具有电流控制功能，可更轻松地对电流磁性元件进行补偿并提供更强大的保护。控制器具有以下功能：

- 高侧和低侧反馈（支持降压和回扫拓扑结构）。
- $< 1 \Omega$ 内部切换 FET
- 用于可选同步整流的驱动器
- 过流检测
- 低电流检测
- 低电流和短路条件下的周波跳跃
- 可选外部切换 FET 驱动器（Si34061）
- 自动非重叠控制

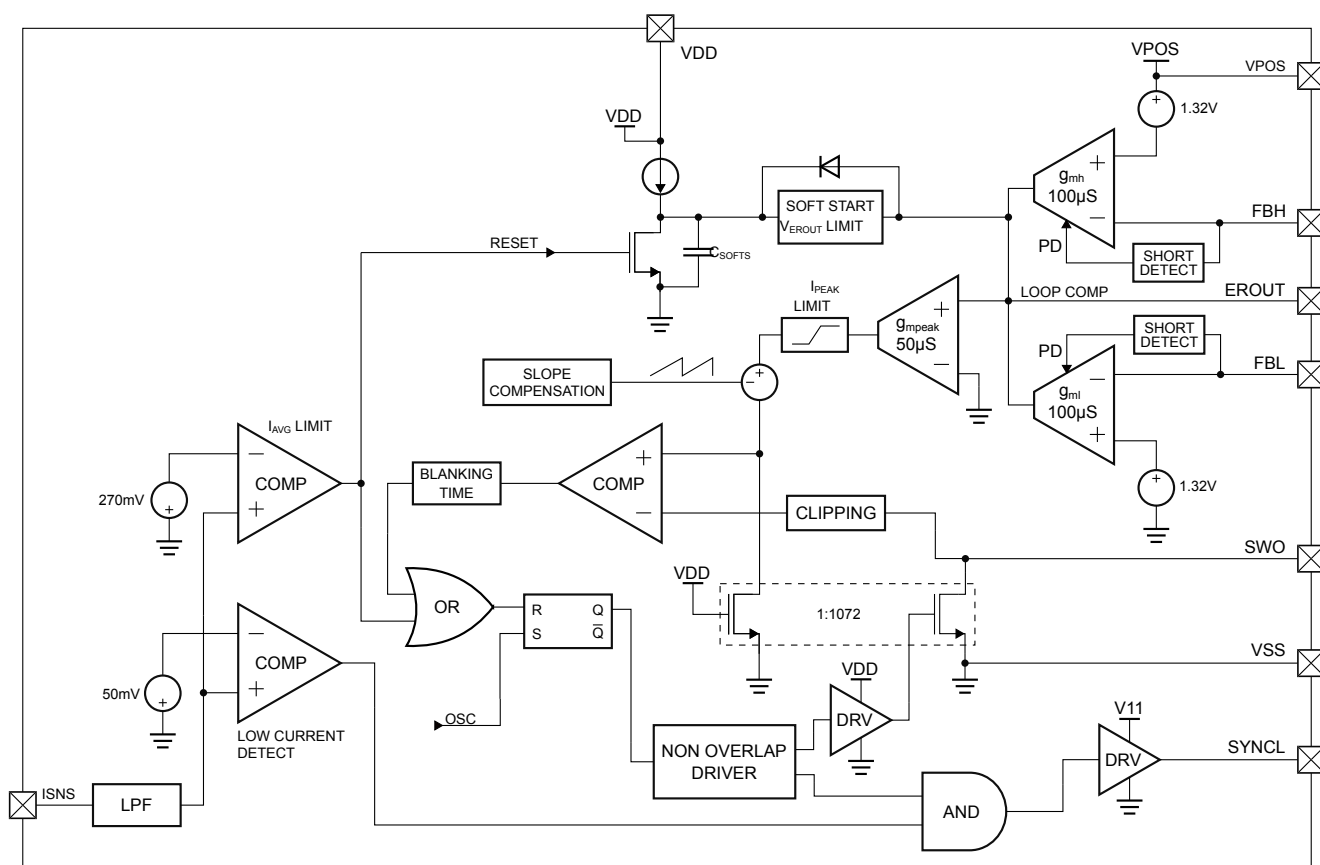


Figure 2.6. Si3406x 直流对直流转换器

当与转换器一起使用内部切换 FET 时，将采用内部峰值电流检测。当与 Si34061 一起使用 EXTGD 引脚和外部 FET 时，可使用外部电流感应电阻器测量连接到 SWISNS 引脚的峰值电流。通过更换该电阻器，可使应用设置防止磁性元件（变压器等）产生饱和的转换器最大峰值电流。

可通过三种方式向直流对直流转换器提供反馈：

- 高侧，参考 VPOS，连接到 FBH 引脚（降压转换器）
- 低侧，参考 VSS，连接到 FBL 引脚（非隔离回扫）
- 通过电压对电流转换器直接连接到 EROUT 引脚（隔离回扫）

EROUT 引脚提供电流输出（使用 FBL 或 FBH 时）和电压输入。此外，回路补偿阻抗连接到 EROUT。有功电压范围为 VEROUT，它与转换器峰值电流成正比。

转换器启动不可配置；可通过内部电路实现软启动。软启动时间为 T_{SOFTSTART}。智能软启动电路可根据相连负载对软启动时间进行动态调节。

2.5.1 平均电流感应、过流和低电流检测

连接在 VSS 和 ISNS 之间的外部电阻器 (R_{SENSE}) 可感知应用平均电流。当感应电阻器上的电压超过 V_{ISNS_OVC} 时, 可检测和触发过流。通过调整电阻器大小, 设计人员可根据应用需求设置过流限制。触发过流时, 直流对直流控制器进入复位, 直到过流消除为止。当过流不再存在时, 控制器通过软启动再次启动。

此外部感应电阻器也用于检测低电流情况。当感应电阻器上的电压低于 V_{ISNS_LC} 时, 直流对直流控制器将禁用同步 FET 和外部热插拔开关, 从而实现很低的电流消耗 — 随后, 内部热插拔开关将在内部测量芯片电流。如果平均电流低于 PoE 维持功率特征 (MPS) 限制且如果自动睡眠模式已启用, 则芯片将打开 MPS 发生。有关进一步详情, 请参见睡眠模式一节。

2.5.2 同步 FET 驱动器

对于 Si3406x 产品系列, 可以使用可选同步整流 FET 代替输出整流二极管, 以提高功率转换效率。

为此, 提供了一个栅极驱动器。在 Si3406x 配置中, 同步整流 FET 驱动器默认处于启用状态; 但是, 如果设计中未使用同步 FET, 则禁止连接 SYNCL 引脚 (不得将 SYNCL 连接到任何电源或接地导轨)。只有当直流对直流转换器测得平均电流较低 (即低于 ISNS 上的 V_{ISNS_LC}) 时, 同步整流 FET 驱动器才被禁用。这可确保较低的睡眠模式电流消耗。

2.6 外部 HSSW FET 驱动器

可以使用外部 HSSW FET 来改善 Si34061 在非常高的电源负载水平 (4 类顶端) 下的热运行能力。

对于 Si34061, 芯片在启动时会自动检测 EXTHSW 引脚是连接到 VNEG 还是 FET 栅极。如果不使用外部热插拔 FET 驱动器, 则 EXTHSW 引脚必须连接到 VNEG。

有关使用外部 HSSW FET 的更多信息, 请参阅“AN1130: 在隔离和非隔离设计中使用 Si3406/Si34061/Si34062 PoE+ 和 Si3404 PoE PD 控制器”。

2.7 可调谐振荡器

可将直流到直流频率固定到 250 kHz 或通过外部电阻器对其进行调谐。

调谐电阻器必须连接在 R_{FREQ} 引脚和 VPOS 之间。如果 R_{FREQ} 短接至 VPOS, 则固定频率振荡器将为直流对直流转换器提供时钟 F_{OSCINT} ; 否则, 电阻器将确定频率, 如以下曲线所示。

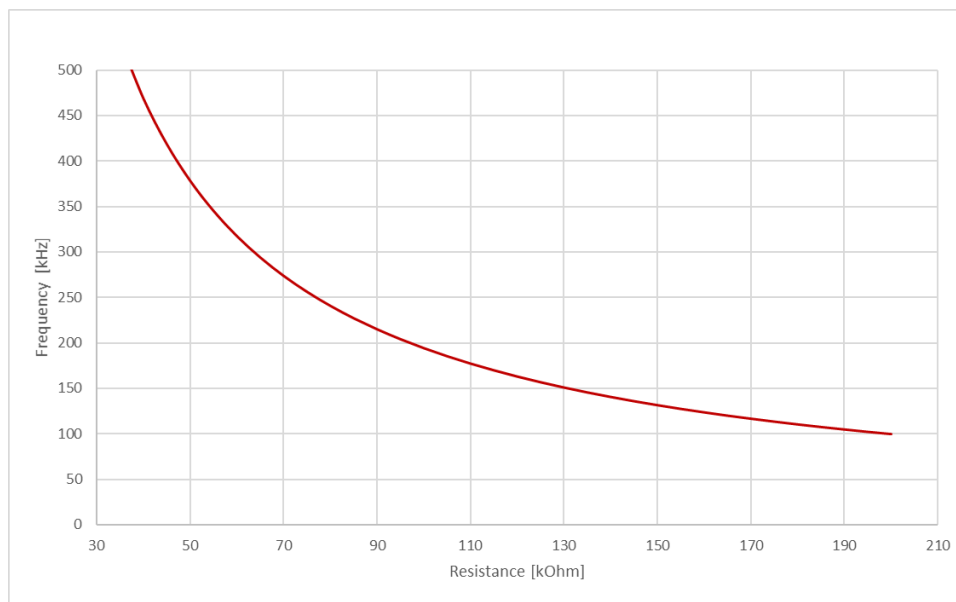


Figure 2.7. R_{FREQ} 频率选择器示意图

2.8 调节器

芯片提供 5 V 输出, 为 LED 或光电耦合器供电。这是一个闭环调节器, 可确保精准的输出电压。内部 11 V 开环调节器为 5 V 调节器供电, 也为外部 FET 栅极驱动器提供电源。同样为开环的粗调调节器为 11 V 调节器供电。对于 Si34061 和 Si34062, 可以使用 VT15 引脚通过可选辅助变压器绕组为该调节器供电。这样做的好处在于可以进一步节省功率, 因为外部 FET 驱动器的电流不是从 PoE 50 V 产生的, 而是由变压器提供的 12 - 16 V 电压产生的。应用设计必须确保不超过 VT15 引脚的绝对最大额定电压。

2.9 睡眠模式

Si3406、Si34061 和 Si34062 都具有自动（基于功耗）和非自动睡眠模式。当 SLEEPb 连接到地线时，自动睡眠模式处于启用状态，也就是说，如果电流消耗低于 I_{MPSth} ，则芯片将自动产生至 PSE 的 MPS 脉冲。如果 SLEEPb 连接到 VDD，则它不会产生 MPS 脉冲；如果应用电流总消耗降低到 5 - 10 mA 以下，则 PSE 将断开。

对于非自动睡眠模式，初始启动时（热插拔开关打开后立即）连接 SLEEPb 高侧。芯片关闭自动模式，但会拉低 SLEEPb，这将强制进行 MPS 发生（只要引脚保持为低）。利用这种模式，设计人员可以控制 MPS 发生。

2.10 扩展睡眠模式

Si34062 中提供了扩展睡眠模式，其中包括 LED、WAKE 和 MODE 引脚支持。LED 引脚驱动一个发光二极管，（例如）为应用一次侧上的按钮提供照明。WAKE 引脚可触发唤醒，而 MODE 按钮则控制在睡眠模式下是否启用 MPS 发生。在 Si34062 的情况下，nSLEEP 用于启动睡眠。

睡眠模式由 nSLEEP 上的负跳变启动。它与 MODE 一起被锁存到该负跳变事件，因此，即使二次侧掉电导致这些引脚上的输入发生变化，其状态也会保持到唤醒为止。如果在 nSLEEP 跳变期间 MODE = 0，则 MPS 发生处于启用状态。下图显示了 Si34062 睡眠模式行为。

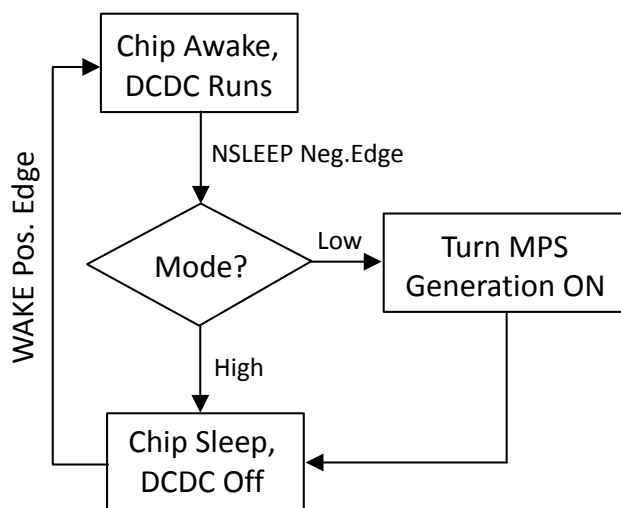


Figure 2.8. Si34062 扩展睡眠模式行为

请参阅 Figure 3.3 Si34062 ISO 回扫应用示意图 on page 13，其中显示了具有扩展睡眠模式的 Si34062 的连接。

2.11 外部壁挂式支持

Si3406x 支持使用电压范围广泛的各类外部壁挂式适配器作为一次或二次电源。有关适配器连接的选项和受支持模式的详细信息，请参阅“AN1130：在隔离和非隔离设计中使用 Si3406/Si34061/Si34062 PoE+ 和 Si3404 PoE PD 控制器”。

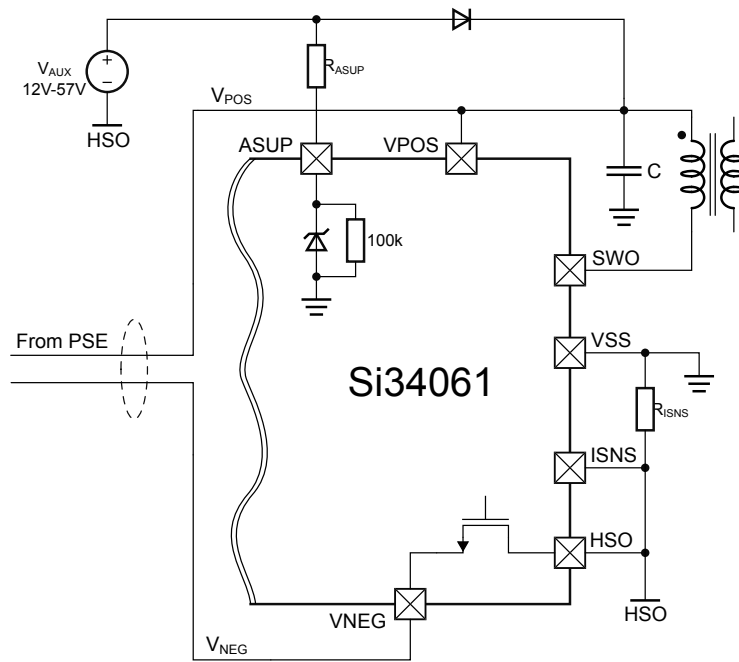


Figure 2.9. 辅助壁挂式适配器连接示例

3. 应用示例

下图展示了 Si3406x 受电设备 IC 的易用性和简单实用的 BOM。评估套件用户指南中提供了详细的参考设计。另请参阅“AN1130：在隔离和非隔离设计中使用 Si3406/Si34061/Si34062 PoE+ 和 Si3404 PoE PD 控制器”。

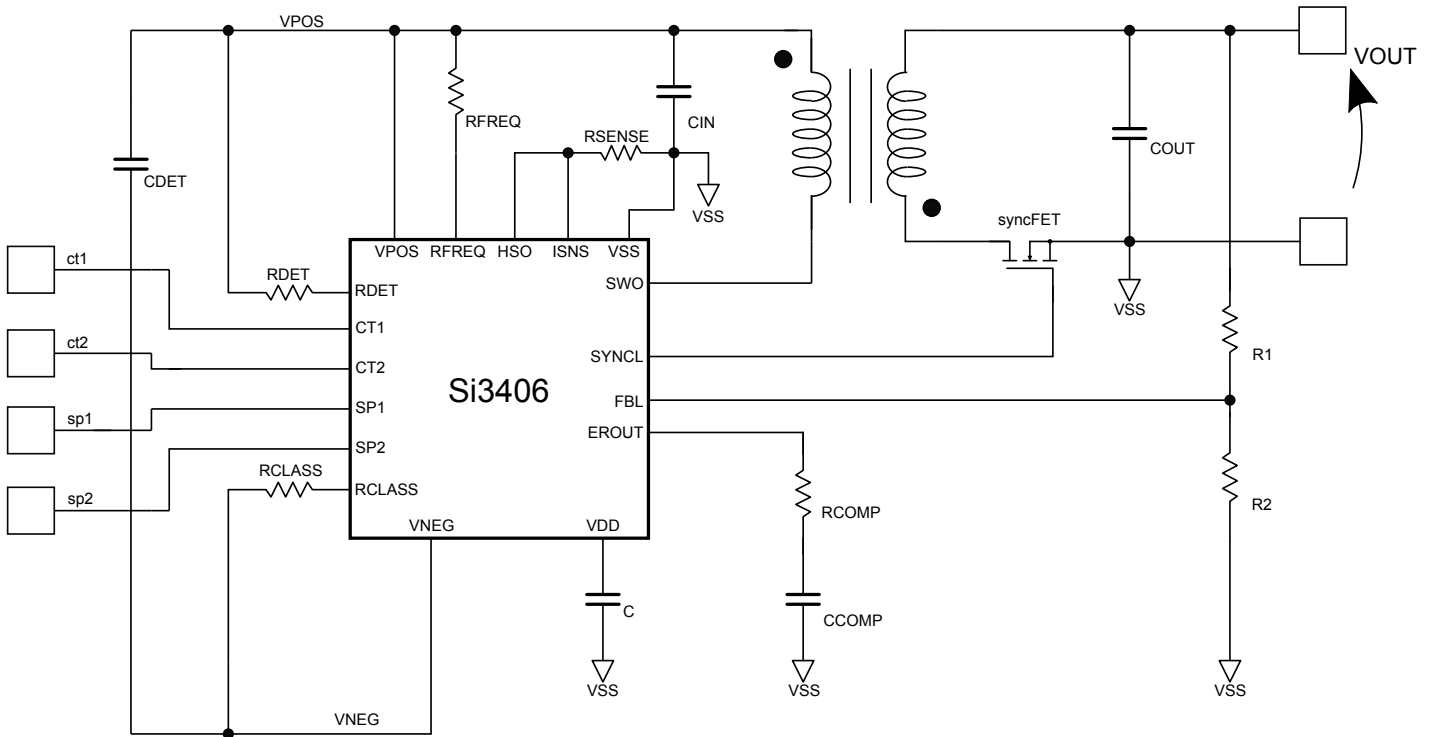


Figure 3.1. Si3406 非 ISO 回扫应用示意图

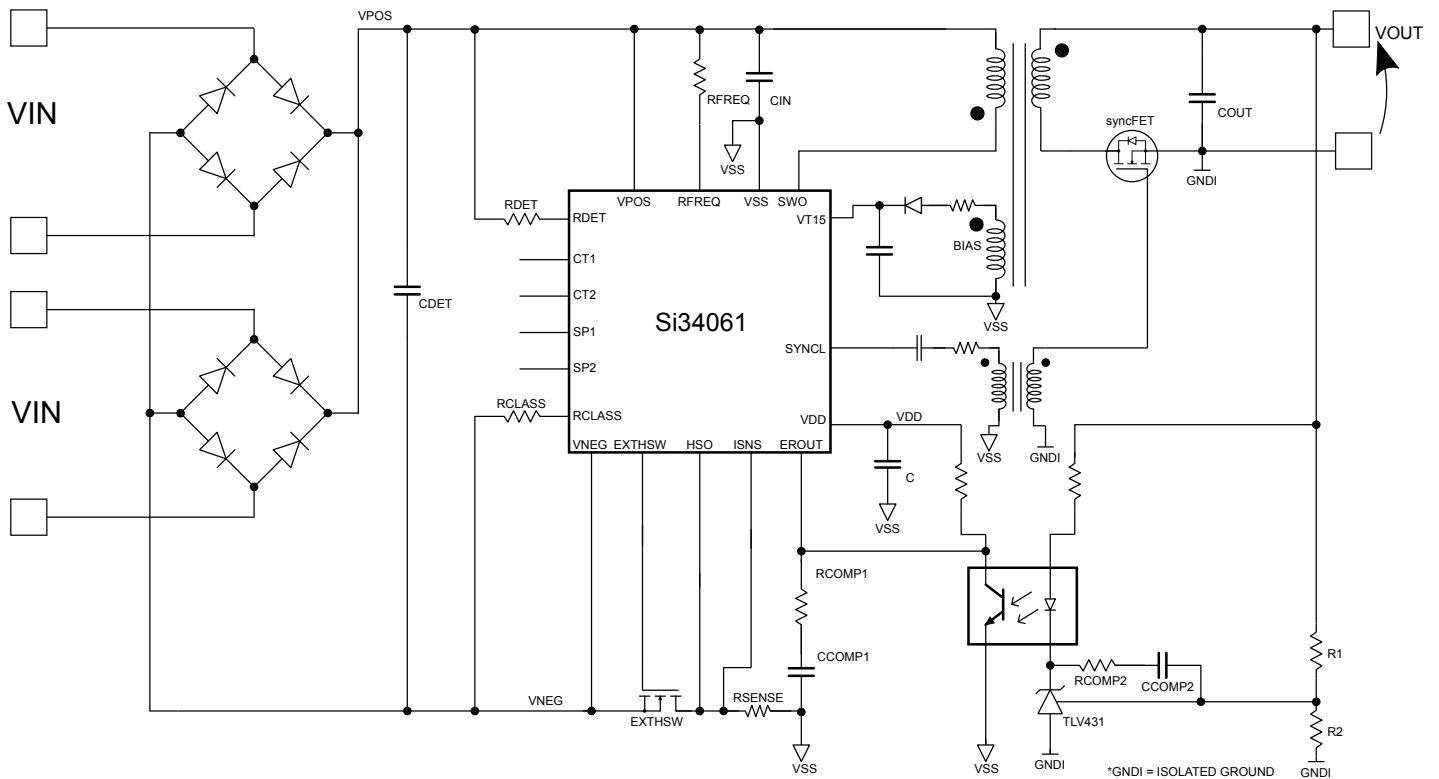


Figure 3.2. Si34061 ISO 回扫应用示意图

4. 电气规格

Table 4.1. 绝对最大额定值¹

类型	说明	最低	最高	单位
电压	CT1 - CT2 或 SP1 - SP2	- 100	100	V
	VNEG-VSS、VPOS- VNEG、HSO ² 、RDET ³	- 0.7	100	V
	SWO-VSS	- 0.7	120	V
	ISNS、SWISNS	- 1	1	V
	低电压引脚: FBH ³ 、EROUT、FBL、NSLEEP、RCL ² 、RFREQ ³ 、ASUP ³ 、WAKE、MODE、LED	- 0.7	6	V
	中电压引脚: SYNCL、VT15、EXTGD、EXTHSW	- 0.7	18	V
	其他中电压引脚: V11	- 0.7	12	V
峰值电流	CT1、CT2、SP1、SP2、VPOS	- 待定	待定	A
直流电流 ⁴	CT1、CT2、SP1、SP2	- 0.2	0.2	A
温度	储存温度	- 65	150	° C
	环境工作温度	- 40	85	

Note:

1. 除非另外说明, 所有电压均参考 VSS。超出最大额定值可导致器件永久损坏。应在本数据表运行部分规定的条件下工作。长期在最大绝对额定值条件下工作可影响器件的可靠性。
2. 电压参考 VNEG。
3. 电压参考 VPOS。
4. 应用中直流电流可能会更高, 但只使用外部电桥二极管。有关进一步详细信息, 请参阅参考设计文档和 AN1130。

Table 4.2. 建议的工作条件

符号	参数 (条件)	最低	典型值	最高	单位
V _{PORT}	CT1 - CT2 或 SP1 - SP2	2.7	—	57	V
V _{HV_OP}	VNEG-VSS、VNEG-HSO、VPOS-VSS	2.7	—	57	V
V _{LV_OP}	VPOS 参考低电压引脚: RFREQ、RDET、FBH	-5.5	—	0	V
V _{LV_OP}	VSS 参考低电压引脚: VDD、FBL、EROUT、ASUP、nSLEEP、nT2P、ASUP、WAKE、MODE、LED	0	—	5.5	V
V _{OH_DIG}	ASUP 和 nT2P 的 V _{OH} 系相对于 VSS。	3	—	—	V
V _{ISNS_OP}	VSS 参考电流感应引脚: ISNS、SWISNS	-0.5	—	0.5	V
V _{LV_OP}	VNEG 参考低电压引脚: RCL	0	—	5.5	V
V _{MV_OP}	VSS 参考中电压引脚 SYNCL、EXTGD、EXTHSW	0	—	13	V
V _{MV_VT15}	VSS 参考中电压引脚 VT15 ¹	12	14.5	16.5	V
I _{RECT}	CT1、CT2、SP1、SP2 上的芯片整流器电流 — 稳态 ²	—	—	176	mA
V _{RECT}	200 mA 时的芯片整流器电压, 2 个二极管	—	1.8	—	V
I _{RECT_PK}	峰值整流器电流最大 75 ms 5% 占空比 ³	—	—	231	mA
I _{AVG}	SWO、VSS、HSO、VNEG 上的允许持续电流	—	—	600	mA
I _{PEAK}	SWO、VSS、HSO、VNEG 上的峰值电流最大 75 ms 5% 占空比	—	—	683	mA

Note:

- 只有当使用变压器一次侧的外部辅助绕组提高功率转换效率时, V_{MV_VT15} 才与 Si34061 和 Si34062 相关。这可保留为不驱动, 在这种情况下, 将使用内部调节器。
- 对于 3 类及以上运行, 使用外部二极管电桥整流器绕过内部输入二极管电桥整流器。
- IEEE 802.3at 规范允许更高的瞬态峰值电流。

Table 4.3. 电气特性

符号	参数 (条件)	最低	典型值	最高	单位
PoE 协议					
检测					
V_{DET}	检测电压 (在 V_{PORT})	2.7	—	10.1	V
分类					
V_{RESET}	分类复位 (在 V_{PORT})	0	—	2.81	V
V_{CLASS}	分类电压 (在 V_{PORT})	14.5	—	20.5	V
$I_{PortCLASS}$	0 类 ($R_{CLASS} > 681 \Omega$)	0	—	4	mA
	1 类 ($R_{CLASS} = 140 \Omega @ 1\%$)	9	—	12	mA
	2 类 ($R_{CLASS} = 75 \Omega @ 1\%$)	17	—	20	mA
	3 类 ($R_{CLASS} = 48.7 \Omega @ 1\%$)	26	—	30	mA
	4 类 ($R_{CLASS} = 33.2 \Omega @ 1\%$)	36	—	44	mA
2 类分类					
V_{MARK}	标志事件电压 (在 V_{PORT})	6.9	—	10.1	V
I_{MARK}	标志事件电流	0.25	待定	4	mA
加电和 UVLO					
V_{UVLO_R}	热插拔关闭且转换器开启	—	37	—	V
V_{UVLO_F}	热插拔打开且转换器关闭	—	32	—	V
热特性					
T_{shd}	热关机	—	160	—	$^{\circ}C$
T_{HYST}	热关机滞后	—	20	—	$^{\circ}C$
芯片上瞬态电压抑制/保护					
T_{PROT}	TVS 保护激活电压 ($V_{POS-VNEG}$)	100	—	—	V
热插拔开关					
I_{inrush}	涌入电流	100	170	200	mA
$I_{MAXHSSW}$	最大持续工作电流	—	—	600	mA
V_{HSSW_ON}	开启电压	—	380	—	mV
V_{HSSW_OFF}	关闭电压, HSSW 进入过载循环	—	3.5	—	V
I_{OVL}	过载状态下的开关电流限制	8.7	10.5	12.4	mA
I_{MPStH}	MPS 信号请求电流电平阈值	14	20	26	mA
I_{EXT_DRV}	EXTHSW 引脚上的外部热插拔驱动器峰值电流	—	—	10	mA
V_{EXT_DRV}	EXTHSW 引脚上的外部热插拔驱动器电压	9	11	—	V
$T_{WAITHSSW}$	过载等待时间和 2 类涌入	80	96	116	ms

符号	参数 (条件)	最低	典型值	最高	单位
R _{ONHSSW}	开启时的内部热插拔漏源电阻	0.65	1.5	2.9	
DC-DC					
I _{SWOPEAK}	内部 FET 峰值电流限制 (SWO 引脚)	2.1	—	2.7	A
V _{EXTGD}	外部 FET 驱动器电压 (EXTGD 引脚)	9	11	13	V
I _{EXTGD}	外部 FET 驱动器峰值电流 (EXTGD 引脚)	—	—	500	mA
F _{OSCINT}	使用内部振荡器	—	250	—	kHz
F _{OSCEXT}	使用外部振荡器, 引脚 RFREQ 可调整	100	—	500	kHz
DUC	PWM 的输出占空比	—	待定	75	%
V _{DCDCUVLO}	直流到直流 UVLO 电平 (最小适配器电压)	10.2	10.7	11.3	V
V _{FBREF}	FBH (参考 VPOS) 和 FBL (参考 VSS) 参考电压	—	1.32	—	V
V _{EROUT}	误差输入的工作电压范围	1	—	4	V
V _{ISNS_OVC}	I _{SNS} 上的过流限制电压 (参考 VSS)	—	-270	—	mV
V _{ISNS_LC}	I _{SNS} 上的低电流限制电压 (参考 VSS)	—	-30	—	mV
V _{SWISNSMAX}	外部 FET 电流感应	—	240	—	mV
T _{SOFTSTART}	启动时间	—	4	—	ms
R _{ONDCC}	开启时的内部直流到直流切换 FET 漏源电阻	—	0.9	1.2	
调节器					
VT15	使内部调节器覆盖变压器绕组	13	—	16.5	V
VDD	高精度 5 V	4.85	5.1	5.46	V
VDD _{ILIM}	VDD 的直流电流限制	9.7	11.2	12.9	mA
C _{REG}	VDD 和 V11 上的滤波电容器	—	100	—	nF
I _{MAXLED}	LED 引脚最大电流, 降低 VDD _{ILIM}	—	5	—	mA
I _{MAXDO}	数字输出最大电流 (NT2P), 降低 VDD _{ILIM}	2	2.5	—	mA
功率耗散					
P _{INTMAX}	直流到直流最大功率内部 FET	—	1.2	1.5	W
P _{MAX}	总芯片功率	—	待定	待定	W
I _{PortOP}	工作电流 (V _{PORT} 57 V, 250 kHz)	—	3	4	mA
封装热特性					
θ _{JA-EFF}	QFN20	—	44	—	°C/W
θ _{JA-EFF}	QFN24	—	待定	—	°C/W

5. 引脚描述

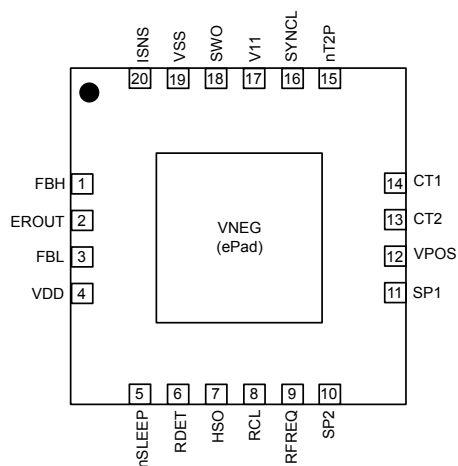
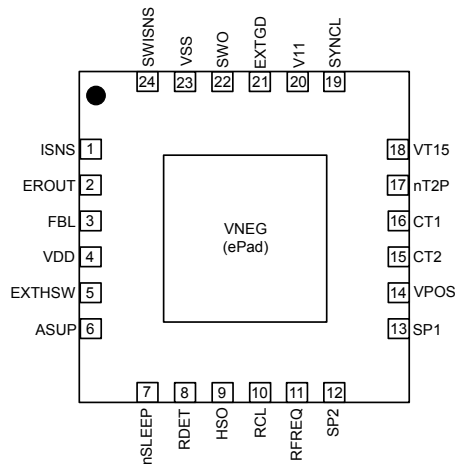
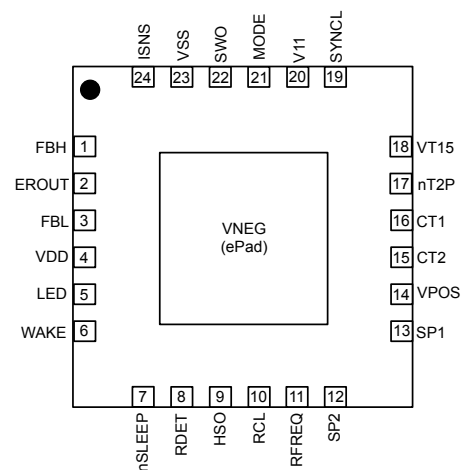
Si3406 引脚图
(俯视图)Si34061 引脚图
(俯视图)Si34062 引脚图
(俯视图)

Table 5.1. 引脚描述

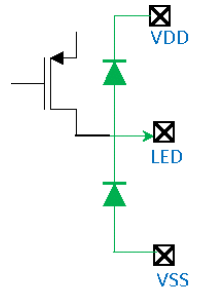
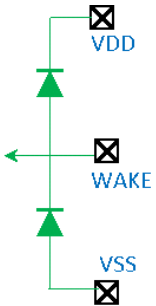
'06 引脚	'061 引脚	'062 引脚	名称	参考	方向	Vrange	说明
	24	24	SWISNS	VSS	I	0 - 0.5	外部 FET 峰值电流感应电阻器电压输入
20	1		ISNS	VSS	I	-0.5 - 0	芯片平均电流感应电阻器输入
1		1	FBH	VPOS	I	0 - 5	高侧（参考 VPOS）直流到直流反馈（降压转换器）
2	2	2	EROUT	VSS	IO	0 - 5	误差放大器电流输出、补偿输入阻抗
3	3	3	FBL	VSS	I	0 - 5	低侧（参考地线）直流到直流反馈（回扫转换器）
4	4	4	VDD	VSS	0	0 - 5	5 V 调节器输出
		5	LED	VSS	0	0 - 5	驱动睡眠 LED 的输出
	5		EXTHSW	VNEG	0	0 - 11	外部热插拔开关驱动
		6	WAKE	VSS	I	0 - 5	从睡眠模式中唤醒
	6		ASUP	VSS	I	0 - 5	存在 AUX 辅助适配器
5	7	7	nSLEEP	VSS	I	0 - 5	睡眠，带上拉，由开路漏极驱动
6	8	8	RDET	VPOS	IO	0 - 100	检测电阻器
7	9	9	HSO	VNEG	IO	0 - 100	热插拔开关输出
8	10	10	RCL	VNEG	IO	0 - 5	分类电阻器
9	11	11	RFREQ	VPOS	IO	0 - 5	振荡器频率调谐电阻器，连接到 VPOS，用于选择默认频率
10	12	12	SP2	SP1	I	0 - 100	来自备用线对的高压供电输入；无需区分极性
11	13	13	SP1	SP2	I	0 - 100	来自备用线对的高压供电输入；无需区分极性
12	14	14	VPOS	—	IO	0 - 100	整流高压供电正极导轨
13	15	15	CT2	CT1	I	0 - 100	来自主要线对的高压供电输入；无需区分极性
14	16	16	CT1	CT2	I	0 - 100	来自主要线对的高压供电输入；无需区分极性
15	17	17	nT2P	VSS	0	0 - 5	类型 II 分类成功

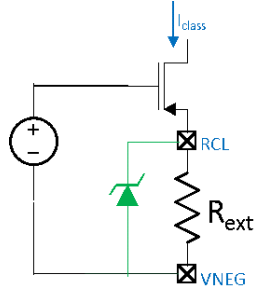
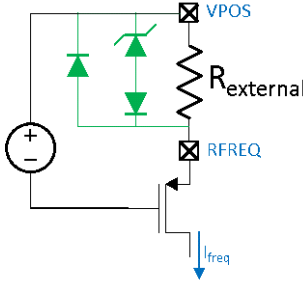
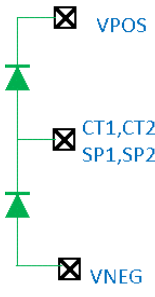
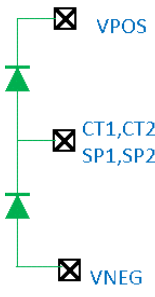
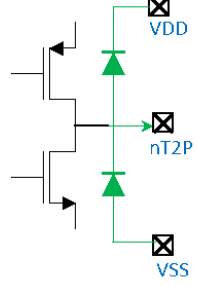
'06 引脚	'061 引脚	'062 引脚	名称	参考	方向	Vrange	说明
	18	18	VT15	VSS	I	0 - 16.5	直流到直流变压器偏压绕组输入
16	19	19	SYNCL	VSS	0	0 - 11	用于同步整流 FET 的栅极驱动器
17	20	20	V11	VSS	I0	0 - 11	用于滤波电容器的 11 V 调节器输出。
	21		EXTGD	VSS	0	0 - 11	外部 FET 栅极驱动。 使用内部切换 FET 时，连接到 VSS。
		21	MODE	VSS	I	0 - 5	用于控制 MPS 和 LED 开关行为
18	22	22	SW0	VSS	0	0 - 120	内部直流到直流开关输出 (NMOS 漏极)
19	23	23	VSS	—	I0	0	直流对直流转换器一次地线
ePad	ePad	ePad	VNEG	—	I0	0	整流高压电源地线

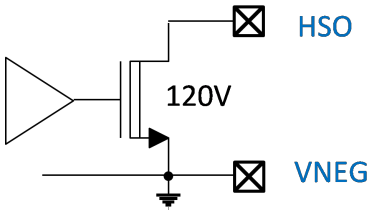
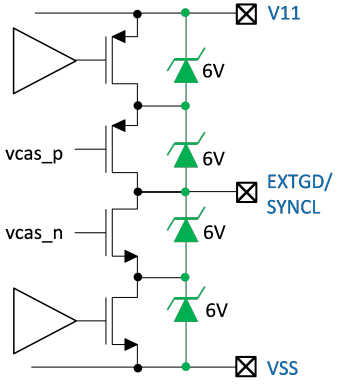
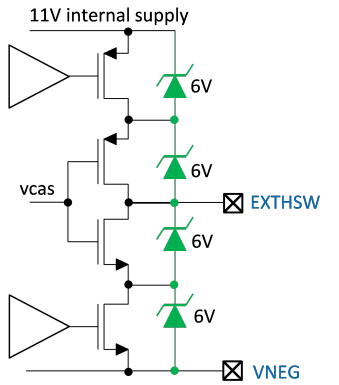
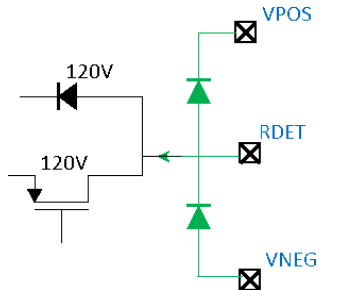
5.1 详细引脚描述

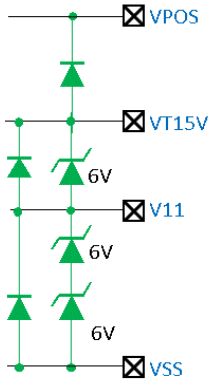
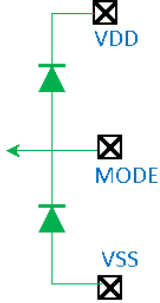
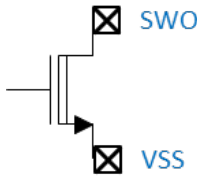
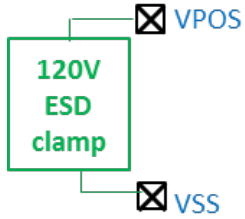
Table 5.2. 等效电路和下垫板描述

引脚名称	详细描述	电路详细信息
SWISNS	外部直流到直流切换 FET 峰值电流感应电阻器输入。切换 FET 的最大电流应与电压 $V_{SWISNSMAX}$ 对应。	
ISNS	平均电流感应电阻器输入。该电阻值将设置应用的最大允许平均电流。过流阈值电压 V_{ISNS_OVC} 。请注意，该引脚电压低于 V_{SS} 。	
FBH	高侧直流到直流反馈输入。不使用时，需要连接到 V_{POS} 。请参见 V_{FBREF} 。	
EROUT	直流对直流转换器误差输出；电流输出，电压感应。回路补偿阻抗应连接在此处。 $I_{EROUT} = (V_{FBH} - V_{FBREF}) \times 50 \mu A$ $I_{EROUT} = (V_{FBL} - V_{FBREF}) \times 50 \mu A$	
FBL	低侧直流到直流反馈输入。不使用时，需要连接到 V_{SS} 。请参见 V_{FBREF}	

引脚名称	详细描述	电路详细信息
VDD	相对于 VSS 的稳压 5 V。没有折返特性，到达 VDD_{ILIM} 时，输出电压会下降。 调节器需要 C_{REG} 外部电容。	
LED	LED 驱动器输出最大电流为 I_{MAXLED}	
WAKE	用于睡眠模式的唤醒输入引脚，仅在 Si34062 中使用。	
ASUP	存在辅助供电适配器。允许直流对直流控制器在没有 PoE 供电的情况下进行工作。	
nSLEEP	睡眠功能输入，请参见睡眠模式一节中的描述。	

引脚名称	详细描述	电路详细信息
RCL	分类电阻器输入。对于 0 类，该引脚可保持悬空。引脚仅在分类时有效。	
RFREQ	用于调节振荡器频率。 频率与相连电阻值成反比。	
SP1、SP2 CT1、CT2	主电源输入，连接到二极管电桥以产生 VPOS 和 VNEG。	
VPOS、 VNEG	二极管电桥产生的芯片主电源输出。请注意，VNEG（芯片底部的 ePad）还会产生热释放。	
nT2P	引脚主要功能是数字输出；如果 2 类分类成功，则输出较低；允许应用消耗 4 类电流。 输出电流为 I_{MAXDO} ，但负载（如：LED）应连接到 VDD 而非 VSS；否则，会导致误操作。	

引脚名称	详细描述	电路详细信息
HSO	热插拨开关输出。该开关对 VNEG 和 HSO 引脚进行短接，还包括其他一些功能。有关详细信息，请参见热插拨开关一节。	
EXTGD、 SYNCL	<p>EXTGD: 直流对直流转换器的可选外部开关驱动器。使用内部开关时，该引脚应连接到 VSS。该驱动器用于控制具有 10 V 逻辑电平、相对于 VSS 的外部开关。</p> <p>SYNCL: 直流对直流转换器的可选同步整流器开关驱动器。不使用时，该引脚必须保持悬空。该驱动器用于控制具有 10 V 逻辑电平、相对于 VSS 的外部同步开关。</p>	
EXTHSW	可选外部热插拨开关输出。内部热插拨开关的最大电流为 $I_{MAXHSSW}$ ，对于更高的电流，应使用与内部 HSSW (VNEG-HSO) 并联的外部 NMOS FET。不使用 EXTGD 时，该引脚应连接到 VNEG。该驱动器用于控制具有 10 V 逻辑电平、相对于 VNEG 的外部开关。	
RDET	用户需要将 RDET 电阻器连接在该引脚和 VPOS 之间。检测期间，高压开关将 RDET 下拉到 VNEG。检测之后，参考模块使用 RDET 作为绝对芯片电流参考，强制产生相对于 VPOS 的 -750 mV，并为内部模块产生 30 μ A。	

引脚名称	详细描述	电路详细信息
VT15、 V11	<p>VT15 是辅助变压器偏压绕组产生的可选 15 V 电源的输入。如果偏压绕组电压低于 VT15，则内部 15 V 粗调调节器将为 11 V 调节器提供电流。</p> <p>V11 引脚用于 11 V 调节器的滤波电容器。要求使用数值为 C_{REG} 的电容器。</p>	
MODE	MPS 模式控制，用于 Si34062 中。	
SWO	直流对直流转换器开关晶体管漏极输出， $V_{max} = 120 V$ 。	
VSS	直流对直流转换器地线。	

尺寸	最低	公称	最高
Note: <ol style="list-style-type: none">所有显示的尺寸均以毫米 (mm) 为单位, 除非另外说明。尺寸和公差符合 ANSI Y14.5M-1994。此图符合 JEDEC 固态外形 M0-220, Variation VHHB-1。			

6.2 焊盘图案: Si3406

下图显示了 Si3406 的焊盘图案详细信息。下表列出了图示中尺寸的值。

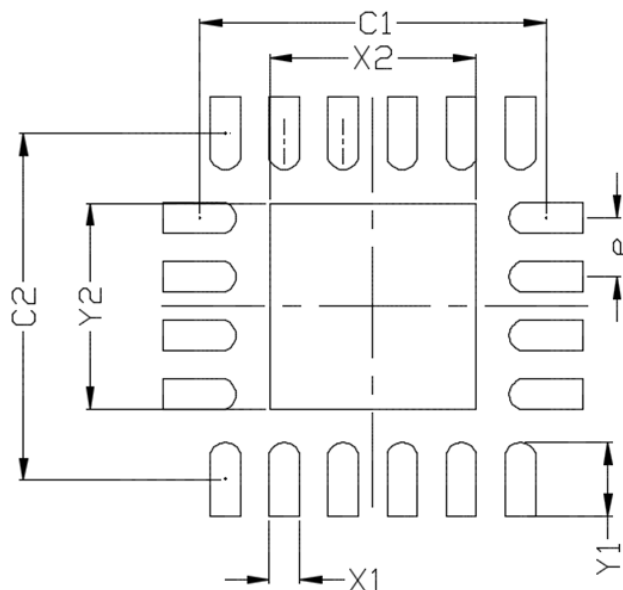


Figure 6.2. 20 引脚, QFN 焊盘图案

Table 6.2. 焊盘图案尺寸

尺寸	最高
C1	4.70
C2	4.70
X1	0.35
X2	2.80
Y1	1.00
Y2	2.80
e	0.80

Note:

综述

1. 所有显示的尺寸均以毫米 (mm) 为单位, 除非另外说明。
2. 此焊盘图案设计基于 IPC-7351 指导原则。

阻焊层设计

1. 所有金属焊盘都是非阻焊层限定的 (NSMD)。阻焊层与金属焊盘之间的净空须至少达到 60μm, 焊盘四周净空均须达到该值。

网板设计

1. 应使用具有梯形壁的不锈钢激光切割电抛光网板来确保良好的焊膏脱离。
2. 网板厚度应为 0.125mm (5 mil)。
3. 网板孔到焊盘导热垫的比例应为 1:1。

卡组装

1. 推荐免清洗 3 类焊膏。
2. 建议的卡回流温度曲线按照针对小型部件的 JEDEC/IPC J-STD-020 规格。

6.3 封装外形: Si34061/62

下图显示了 Si34061/62 的封装详细信息。下表列出了图示中尺寸的值。

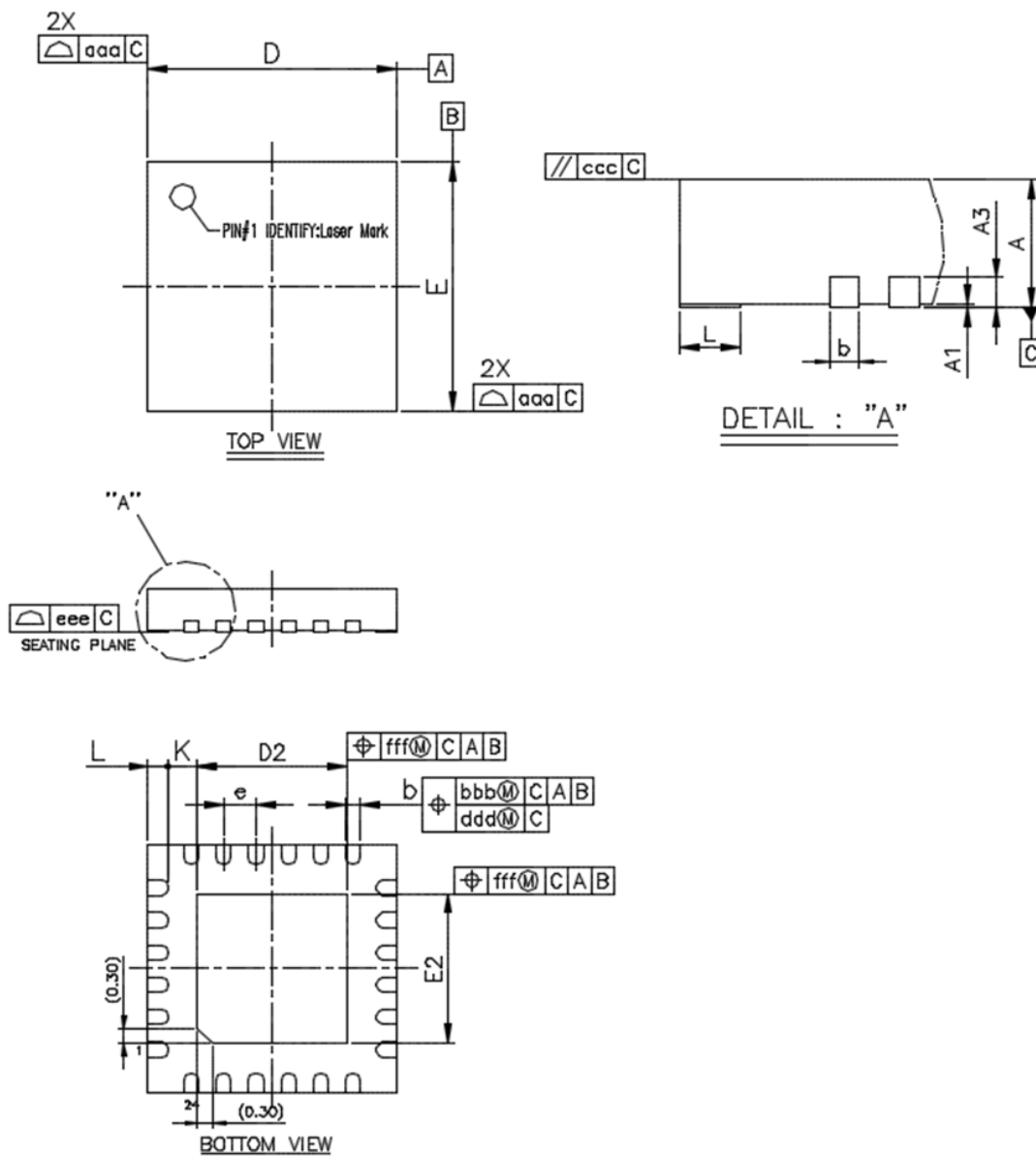


Figure 6.3. 24 引脚, QFN 封装

Table 6.3. 封装示意图尺寸

符号	最低	公称	最高
A	0.80	0.85	0.90
A1	0.00	0.02	0.05
b	0.25	0.30	0.35
A3		0.20 REF	
D		5.00 BSC.	
e		0.65 BSC.	
E		5.00 BSC.	

符号	最低	公称	最高
D2	2.90	3.00	3.10
E2	2.90	3.00	3.10
L	0.35	0.40	0.45
K	0.20	—	—
aaa	0.15		
bbb	0.10		
ccc	0.10		
ddd	0.05		
eee	0.08		
fff	0.10		

Note:

1. 所有显示的尺寸均以毫米 (mm) 为单位, 除非另外说明。
2. 尺寸和公差符合 ANSI Y14.5M-1994。
3. 推荐的卡回流曲线依据的是 JEDEC/IPC J-STD-020 针对小型部件的标准。

6.4 焊盘图案: Si34061/62

下图显示了 Si34061/62 的焊盘图案详细信息。下表列出了图示中尺寸的值。

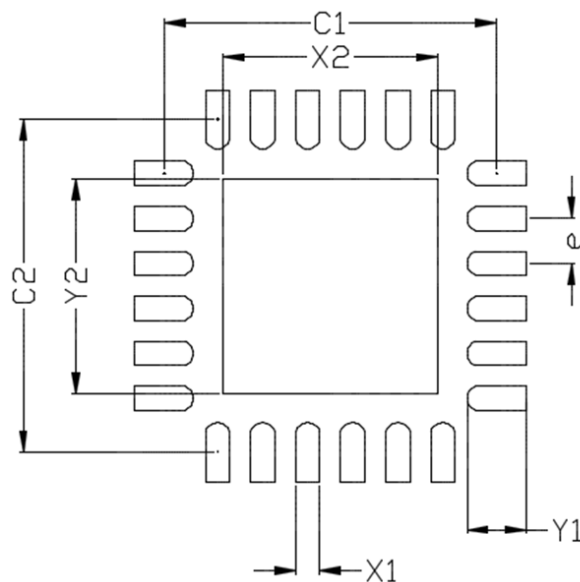


Figure 6.4. 24 引脚, QFN 焊盘图案

Table 6.4. 焊盘图案尺寸

尺寸	mm
C1	4.90
C2	4.90
X1	0.35
X2	3.10
Y1	0.85
Y2	3.10
e	0.65

Note:

综述

1. 所有显示的尺寸均以毫米 (mm) 为单位, 除非另外说明
2. 此焊盘图案设计基于 IPC-7351 指导原则

阻焊层设计

1. 所有金属焊盘都是非阻焊层限定的 (NSMD)。阻焊层与金属焊盘之间的净空须至少达到 60 μm, 焊盘四周净空均须达到该值。

网板设计

1. 应使用具有梯形壁的不锈钢激光切割电抛光网板来确保良好的焊膏脱离
2. 网板厚度应为 0.125 mm (5 mil)
3. 网板孔到焊盘导热垫的比例应为 1:1。

卡组装

1. 推荐免清洗 3 类焊膏。
2. 建议的卡回流温度曲线按照针对小型部件的 JEDEC/IPC J-STD-020 规格。

7. 顶部标记

7.1 Si3406 顶部标记

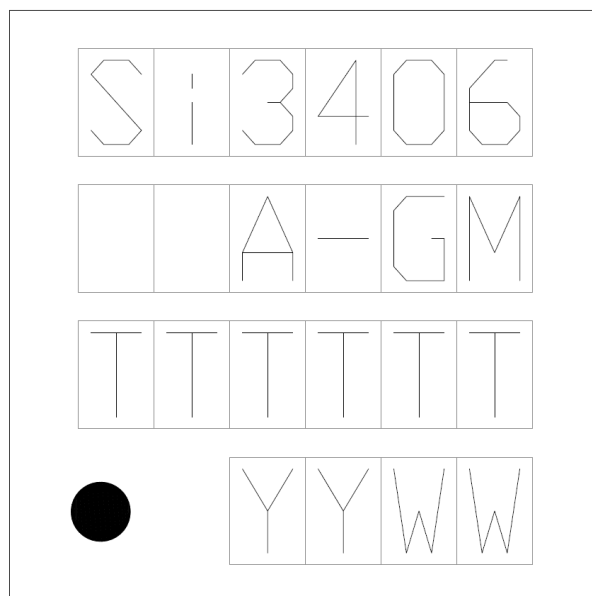


Figure 7.1. Si3406 顶部标记

Table 7.1. Si3406 顶部标记说明

标记方法:	激光	
引脚 1 标记:	周长 = 0.50 mm 直径 (左下角)	
字体大小:	2.0 点 (28 mil)	
线 1 标记格式:	设备部件编号	Si3406
线 2 标记格式:	设备类型	A = 设备版本 A G = 扩展温度范围 M = QFN 封装
线 3 标记格式:	TTTTTT	制造走线代码 (装配时指定)
线 4 标记格式:	YY = 年份 WW = 工作周	生产年份 生产周

7.2 Si34061 顶部标记

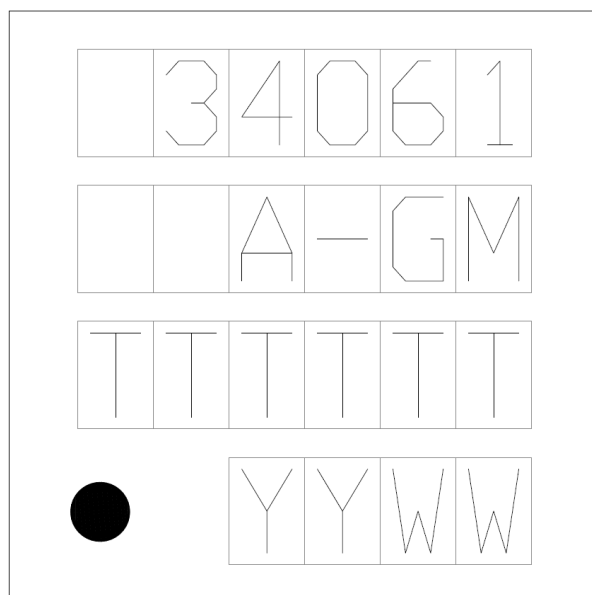


Figure 7.2. Si34061 顶部标记

Table 7.2. Si34061 顶部标记说明

标记方法:	激光	
引脚 1 标记:	周长 = 0.50 mm 直径 (左下角)	
字体大小:	2.0 点 (28 mil)	
线 1 标记格式:	设备部件编号	Si34061
线 2 标记格式:	设备类型	A = 设备版本 A G = 扩展温度范围 M = QFN 封装
线 3 标记格式:	TTTTT	制造走线代码 (装配时指定)
线 4 标记格式:	YY = 年份 WW = 工作周	生产年份 生产周

7.3 Si34062 顶部标记

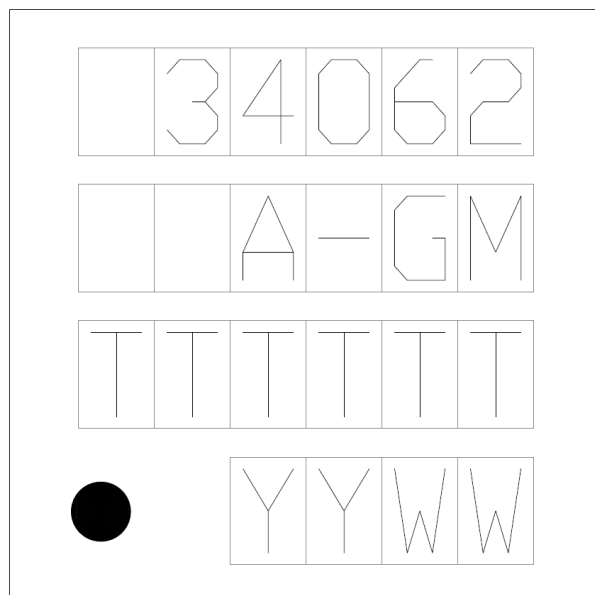


Figure 7.3. Si34062 顶部标记

Table 7.3. Si34062 顶部标记说明

标记方法:	激光	
引脚 1 标记:	周长 = 0.50 mm 直径 (左下角)	
字体大小:	2.0 点 (28 mil)	
线 1 标记格式:	设备部件编号	Si34062
线 2 标记格式:	设备类型	A = 设备版本 A G = 扩展温度范围 M = QFN 封装
线 3 标记格式:	TTTTT	制造走线代码 (装配时指定)
线 4 标记格式:	YY = 年份 WW = 工作周	生产年份 生产周

8. 版本历史

修订版 0.5

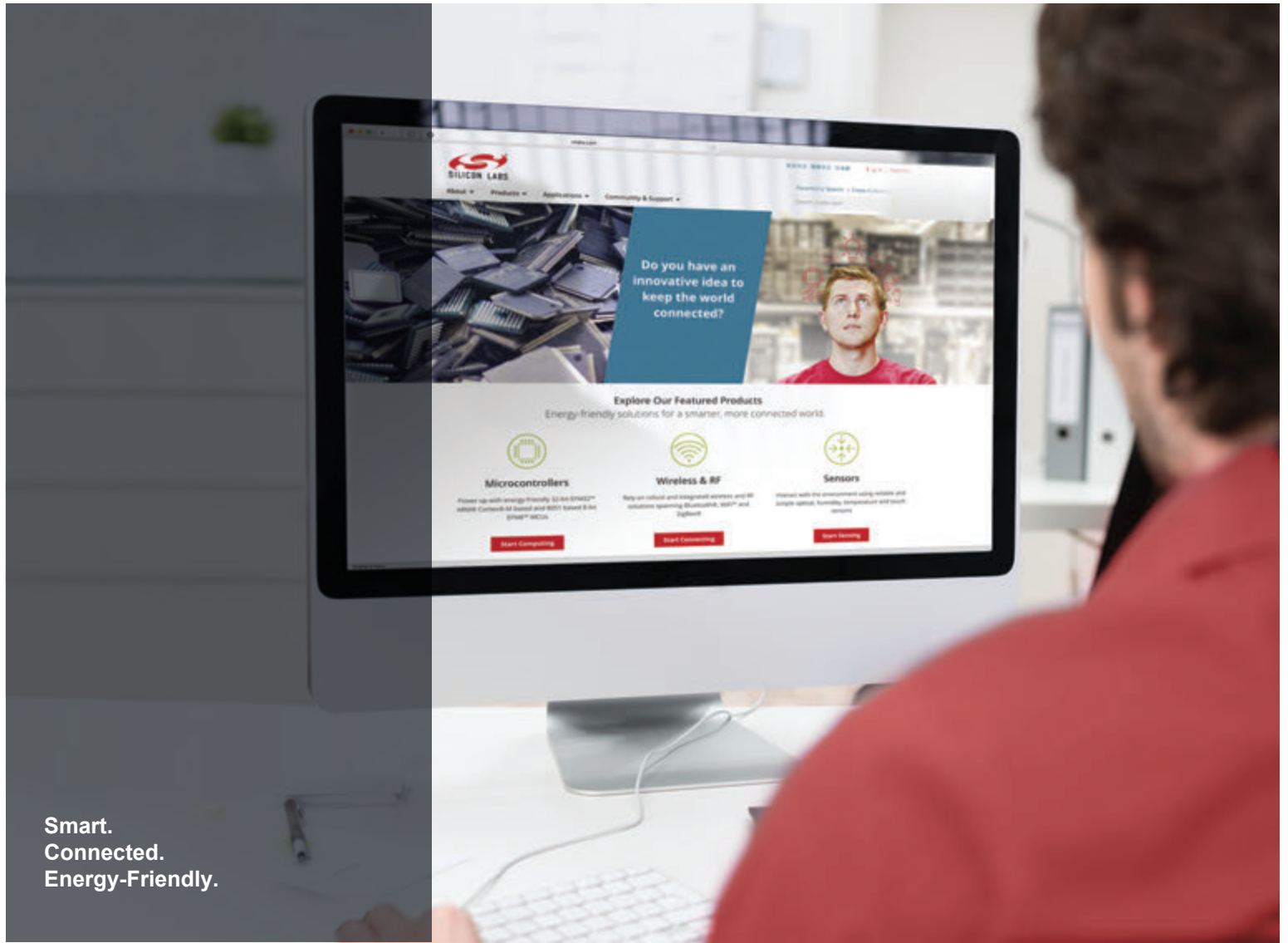
2018 年 2 月

- 更新了 [2. 系统概述](#) 和 [3. 应用示例](#)。
 - 添加了工作原理和应用内容。
- 更新了 [Table 4.1 绝对最大额定值¹ on page 14](#)、[Table 4.2 建议的工作条件 on page 15](#) 和 [Table 4.3 电气特性 on page 16](#)。
 - 阐明了多个参数。
- 增加了 [5.1 详细引脚描述](#)。
- 添加了 [6. 封装](#)，包括外形和焊盘图案。

修订版 0.1

2016 年 8 月

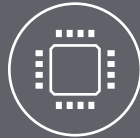
- 首次发行。



Smart.
Connected.
Energy-Friendly.



Products
www.silabs.com/products



Quality
www.silabs.com/quality



Support and Community
community.silabs.com

Disclaimer
Silicon Labs intends to provide customers with the latest, accurate, and in-depth documentation of all peripherals and modules available for system and software implementers using or intending to use the Silicon Labs products. Characterization data, available modules and peripherals, memory sizes and memory addresses refer to each specific device, and "Typical" parameters provided can and do vary in different applications. Application examples described herein are for illustrative purposes only. Silicon Labs reserves the right to make changes without further notice and limitation to product information, specifications, and descriptions herein, and does not give warranties as to the accuracy or completeness of the included information. Silicon Labs shall have no liability for the consequences of use of the information supplied herein. This document does not imply or express copyright licenses granted hereunder to design or fabricate any integrated circuits. The products are not designed or authorized to be used within any Life Support System without the specific written consent of Silicon Labs. A "Life Support System" is any product or system intended to support or sustain life and/or health, which, if it fails, can be reasonably expected to result in significant personal injury or death. Silicon Labs products are not designed or authorized for military applications. Silicon Labs products shall under no circumstances be used in weapons of mass destruction including (but not limited to) nuclear, biological or chemical weapons, or missiles capable of delivering such weapons.

Trademark Information

Silicon Laboratories Inc.®, Silicon Laboratories®, Silicon Labs®, SiLabs® and the Silicon Labs logo®, Bluegiga®, Bluegiga Logo®, Clockbuilder®, CMEMS®, DSPLL®, EFM®, EFM32®, EFR®, Ember®, Energy Micro, Energy Micro logo and combinations thereof, "the world's most energy friendly microcontrollers", Ember®, EZLink®, EZRadio®, EZRadioPRO®, Gecko®, ISOModem®, Micrium, Precision32®, ProSLIC®, Simplicity Studio®, SiPHY®, Telegesis, the Telegesis Logo®, USBXpress®, Zentri and others are trademarks or registered trademarks of Silicon Labs. ARM, CORTEX, Cortex-M3 and THUMB are trademarks or registered trademarks of ARM Holdings. Keil is a registered trademark of ARM Limited. All other products or brand names mentioned herein are trademarks of their respective holders.



Silicon Laboratories Inc.
400 West Cesar Chavez
Austin, TX 78701
USA

<http://www.silabs.com>